

Titre du stage: Développement d'un outil d'analyse de cache data sur un processeur de type ARM

Description de la société : « ASTC Design Partners » est une filiale de la société australienne ASTC spécialisée dans le domaine de la modélisation / simulation de systèmes embarqués. ASTC commercialise une suite logicielle qui permet de modéliser des composants électroniques (plateformes virtuelles) au standard SystemC/TLM2.0 afin de développer et valider un logiciel embarqué en simulation. ASTC travaille avec les grands fournisseurs de circuits intégrés tels que NXP, Infineon, Renesas pour le développement de plateformes virtuelles à destination des acteurs majeurs des secteurs Automobile, Aérospatial, Télécommunications tels que Continental, Toyota, Airbus, Qualcomm, ...

De plus amples informations sur le site Web: <http://www.vlabworks.com/>

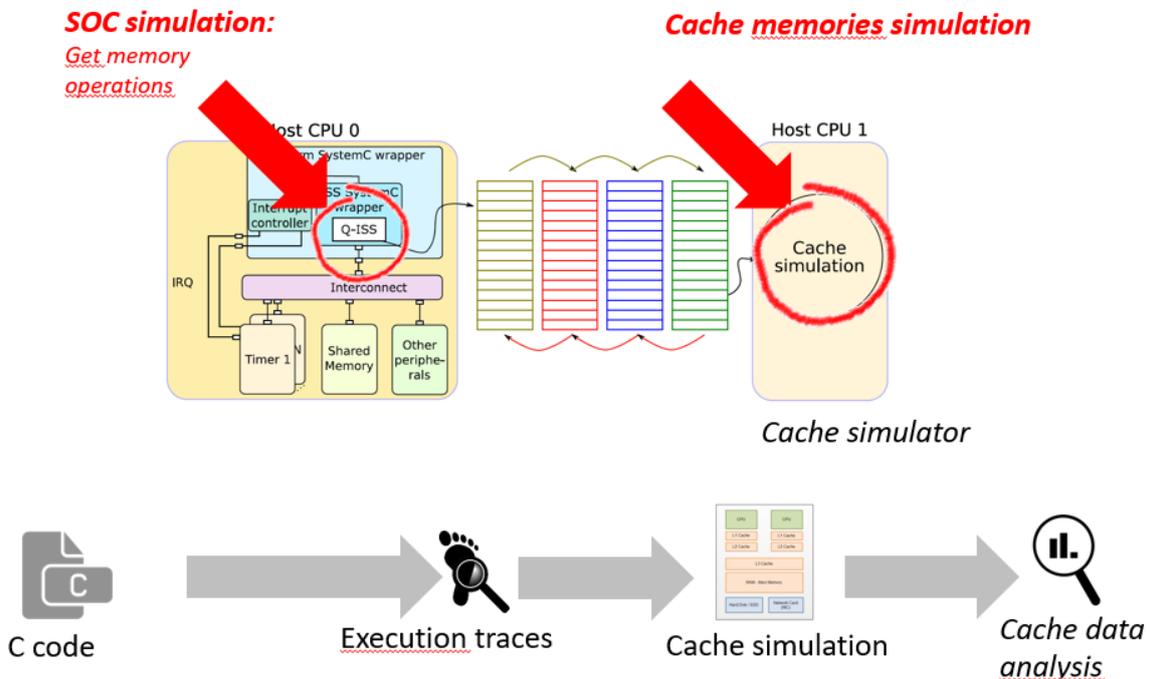
Localisation : Toulouse, BassoCambo - 5mn du métro

Durée du stage : 4 à 6 mois

Description du stage :

ASTC dispose d'un environnement de modélisation de cœur de processeur avec lequel ont été développés des modèles rapides de cœurs ARM sans cache ; ASTC dispose aussi de modèle de cache ; l'ensemble de ces modèles s'exécute dans un simulateur (VLAB) qui supporte le standard SystemC

ASTC a participé à un projet collaboratif à L'IRT pour lequel un des sujets était de produire une analyse de l'impact du cache L1 data en utilisant l'outillage suivant :



Le simulateur était un simulateur de SOC basé sur Qemu ;le simulateur de Cache était un modèle ad-hoc.



Le stagiaire devra mettre en œuvre une solution similaire avec les modèles disponibles chez ASTC mais aussi avec des modèles disponibles en open-source comme les modèles de cache Gem5 qui permettront d'étendre les analyses de cache au niveaux L2/L3.

Pour se faire, il développera en C++ les callbacks dans les modèles de cœur d'ASTC pour extraire les informations pertinentes afin de les injecter ensuite dans le simulateur de cache et générer les métriques hit/miss. Le contrôle de la simulation dans l'outil VLAB se fera en programmation Python

Compétences requises par le stage : Anglais courant, C++, Python, architecture ARM. Une connaissance du SystemC serait un plus.

Expertises acquises au cours du stage : Le stagiaire évoluera dans une entreprise à taille humaine tout en ayant une exposition internationale, il sera exposé à la vie en entreprise au quotidien. A la suite de ce stage, le stagiaire aura acquis des bases solides de développement logiciel et aura été exposé aux problématiques de développement, de test et de validation de logiciel embarqué. Le simulateur utilisé sur ce projet est à destination du domaine Automobile ce qui permettra au stagiaire d'acquérir des connaissances dans les activités de développement et de tests de logiciel embarqué dans ce domaine.

Rémunération : A définir

Contact : eric.faure@astc-design.com